

ZL402核心板 规格书及使用手册

受控版本：V1.00

发布日期：2022年03月3日



重要声明

版权声明

版权所有：重庆展联科技有限公司

本资料及其包含的所有内容为重庆展联科技有限公司所有，受中国法律及适用之国际公约中有关著作权法律的保护。未经重庆展联科技有限公司书面授权，任何人不得以任何形式复制、传播、散布、改动或以其它方式使用本资料的部分或全部内容，违者将被依法追究责任。

不保证声明

重庆展联科技有限公司不在此文档中的任何内容作任何明示或暗示的陈述或保证，而且不对特定目的的适销性及适用性或者任何间接、特殊或连带的损失承担任何责任。

保密声明

本文档（包含任何附件）包含的信息是保密信息。接收人了解其获得的本文档是保密的，限于规定的目的外不得用于任何目的，也不得将本文档泄露给任何第三方。

免责声明

本公司不承担由于客户不正常操作造成的财产或者人身伤害责任。请客户按照手册中的技术规格和参考设计开发相应的产品。在未声明之前，本公司有权根据技术发展的需要对本手册内容进行更改，且更改版本不另行通知。

修订记录

序号	版本号	时间	作者	修订原因
1	V1.00	2022-03	硬件部	初次建立

DEVELOPLINK

目 录

重要声明	1
修订记录	2
目 录	3
1 引言	4
1.1 文档目的	5
1.2 内容一览	5
2 产品概述	6
2.1 基本描述	6
2.2 主要性能	6
3 应用接口	7
3.1 基本描述	7
3.2 插针引脚定义	8
3.3 插针引脚描述	8
4 机械特性	9
4.1 核心板机械尺寸	9
4.2 核心板产品图	9
5 附录 A 原理图	10
5.1 原理图 (仅供参考)	10

1 引言

本文档定义了 ZL-LTE-402 核心板及核心板与客户应用连接的空中接口和硬件接口。

本文档可以帮助客户快速了解 ZL402 核心板接口规范、电气特性、机械规范和相关产品信息。通过此文档的帮助，结合我们的应用手册和用户指导书，客户可以快速应用 ZL402 核心板于无线应用。

ZL402 无线核心板是一款适用于 TDD-LTE/FDD-LTE 多种网络制式，多频段的宽带无线终端产品。

ZL402 可支持的接入速率：

- TDD-LTE:8Mbps/2Mbps;
- FDD-LTE:10Mbps/5Mbps;

ZL402 是基于我司的 4G Cat.1 通信模组 ZLM485 最新设计的一款高稳定性、高性价比、超小封装、低功耗的通信模块。该模块已搭载好外围电路，采用便捷单排直插封装，可直接与 MCU 通信，也可以直接作为主控，缩短开发周期、节约研发成本，方便客户评估测试或直接批量应用。

ZL402 采用高度集成的硬件和软件平台，已经为多个常用的物联网平台协议进行了优化，极大的减轻了工程师和施工人员的工作量，大多数情况下仅仅只需一个 ZL-LTE-402 就可以满足设备云端监控和传输的需求。方案和模组再复杂的工业环境中有着突出的表现，得到广大客户的一致好评。

ZL402 在提供无线数据接入同时，可广泛应用于各个物联网领域，如工业数据采集、智慧农业、电力监控、环保污染监测、智能家居、安全管理、出行娱乐等场景。

1.1 文档目的

本文详细阐述了 ZL402 无线核心板的基本功能、主要特点、硬件接口及其使用方法、结构特性，指导用户将 ZL402 核心板嵌入各种应用终端的设计。

1.2 内容一览

本文共分为以下几部分：

- 第 1 章，主要介绍文档目的、修订记录等；
- 第 2 章，描述 ZL402 无线核心板的基本功能和主要特点；
- 第 3 章，详细描述了 ZL402 各个硬件接口的功能、特性和使用方法；
- 第 4 章，详细描述 ZL402 结构方面的特性和注意事项；
- 第 5 章，附录 A 原理图；

2 产品概述

2.1 基本描述

ZL402 是一款支持 TDD-LTE/FDD-LTE 的无线通信核心板。支持 TDD-LTE、FDD-LTE 网络数据连接，同时可为客户提供数据传输、协议解析等功能。

表 1 ZL402 核心板支持频段

网络	ZL402
TDD-LTE	B34/B39/B40/B41
FDD-LTE	B1/B3/B5/B8

ZL402 采用先进的高度集成设计方案，将 4G、主控集成在一块 PCB 上，完成无线接收、发射、基带信号处理和数据信号处理功能，采用双面布局，核心板结构尺寸为：26×28×5.3mm。可广泛应用于各个物联网领域，如工业数据采集、智慧农业、电力监控、环保污染监测、智能家居、安全管理、出行娱乐等场景。

2.2 主要性能

下表详细描述了 ZL402 核心板的性能。

表 2 核心板主要特性列表

参数	说明
供电	<ul style="list-style-type: none"> ● 预留 USB 接口，5V ● 排针插件供电电压范围：5V~16V ● 典型供电电压：12V
发射功率	<ul style="list-style-type: none"> ● Class 3 (23dBm±2dB) for FDD-LTE bands ● Class 3 (23dBm±2dB) for TDD-LTE bands
LTE 特性	<ul style="list-style-type: none"> ● 最大支持 CAT1 ● 支持 1.4 ~ 20MHz 射频带宽 ● FDD: 最大上行速率 5Mbps, 最大下行速率 10Mbps ● TDD: 最大上行速率 2Mbps, 最大下行速率 8Mbps
网络协议特性	<ul style="list-style-type: none"> ● Embedded TCP/IP and UDP/IP protocol stack
USIM 卡接口	<ul style="list-style-type: none"> ● 支持 USIM/SIM 卡：1.8V 和 3V
USB 接口	<ul style="list-style-type: none"> ● 支持 USB2.0 ● 用于 AT 命令，数据传输，软件调试和软件升级 ● USB 驱动：支持 Windows7, Windows 8/8.1, Windows10
串口	串口 1:

	<ul style="list-style-type: none"> ● 用于 AT 命令和数据传输 ● 波特率默认为 9600bps
AT 命令	<ul style="list-style-type: none"> ● 符合 3GPP TS 27.007, 27.005, 并有新增的 AT 命令
网络指示	<ul style="list-style-type: none"> ● NET_MODE, STATUS 这两个引脚指示网络状态
天线接口	<ul style="list-style-type: none"> ● IPEX1 代天线接口
物理特性	<ul style="list-style-type: none"> ● 尺寸: 26×28×5.3mm ● 重量: <10 克
温度范围	<ul style="list-style-type: none"> ● 正常工作温度: -35°C~+75°C ● 扩展工作温度: -40°C~+85°C ● 存储温度: -45°C~+90°C
环境湿度	<ul style="list-style-type: none"> ● 5%~95%
接口	<ul style="list-style-type: none"> ● 插针式 48PIN(2.54mm)接口
功能接口	<ul style="list-style-type: none"> ● 电源接口 ● USB2.0 High-Speed 接口 ● UART 接口 ● USIM/SIM 卡接口 (支持 3V、1.8V) ● 休眠控制接口 ● 通用 GPIO

3 应用接口

3.1 基本描述

ZL402 采用插针式接口提供如下功能接口:

- 电源接口
- USB2.0 High-Speed 接口
- UART 接口
- USIM/SIM 卡接口 (支持 3V、1.8V)
- 休眠控制接口
- 通用 GPIO

3.2 插针引脚定义

ZL402核心板插针是标准的2.54mm排针，下表给出了模块对应的7-pin引脚功能定义及说明。

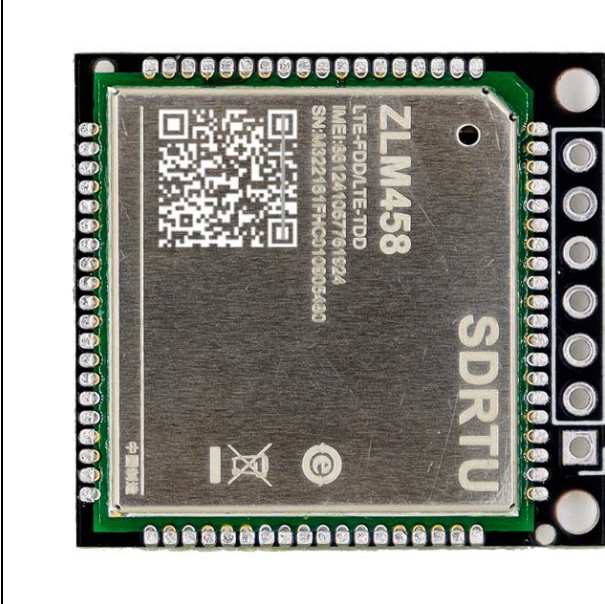
	序号	引脚定义
	1	VIN
	2	GND
	3	TXD1
	4	RXD1
	5	PEN
	6	RDY
7	PRST	

图1 ZL402 核心板插针引脚图 (TOP View)

3.3 插针引脚描述

下面的表格展示了 ZL402 核心板各个引脚的定义。

表3 管脚描述

引脚号	引脚名	模块标准引脚名	描述	备注
1	VCC		电源输入	5-16V
2	GND	GND	地	
3	TXD1	MAIN_TXD	主串口接收数据 不用则悬空	3.3V
4	RXD1	MAIN_RXD	主串口发送数据 不用则悬空	3.3V
5	PEN			拉低关闭
6	RDY	GPIO24/STATUS/TF_SD0_CMD	通用 GPIO24/模块运行 状态指示 /SD0_CMD 不用则悬空	3.3V
7	PRST	GPIO19/ MAIN_CTS	通用 GPIO19/主串口清 除发送数据 不用则悬空	1.8V

4 机械特性

本章节描述了模块的机械尺寸，所有的尺寸单位为毫米；所有未标注公差尺寸，公差为±0.1mm。

4.1 核心板机械尺寸

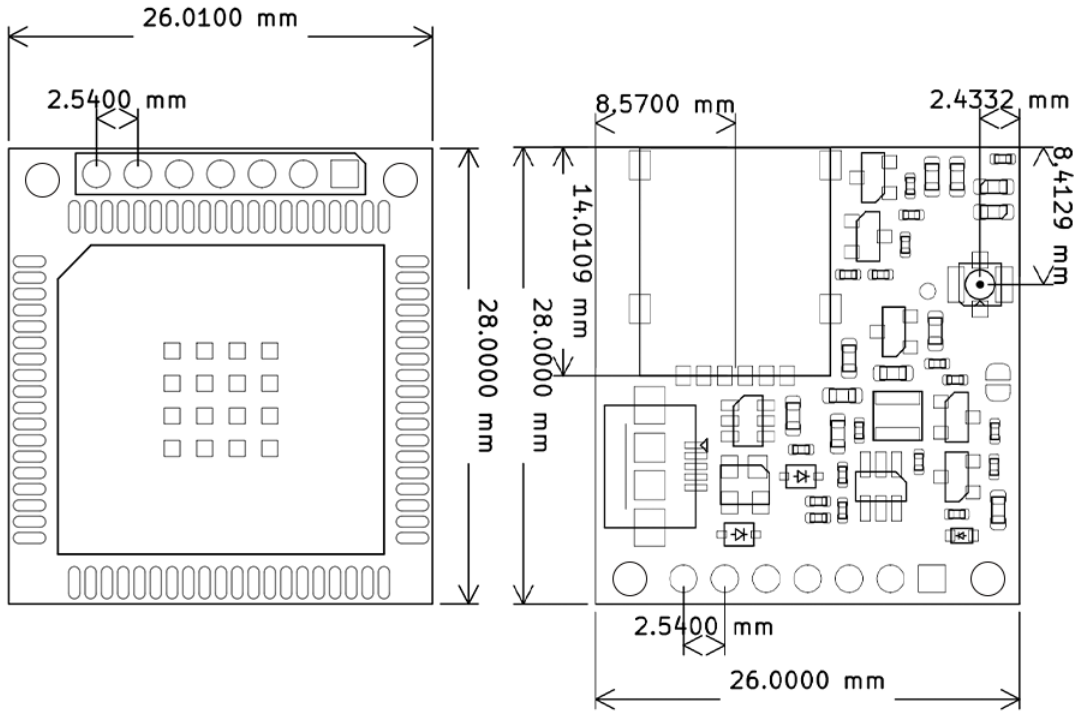


图2 核心板结构尺寸图（单位：mm）

4.2 核心板产品图

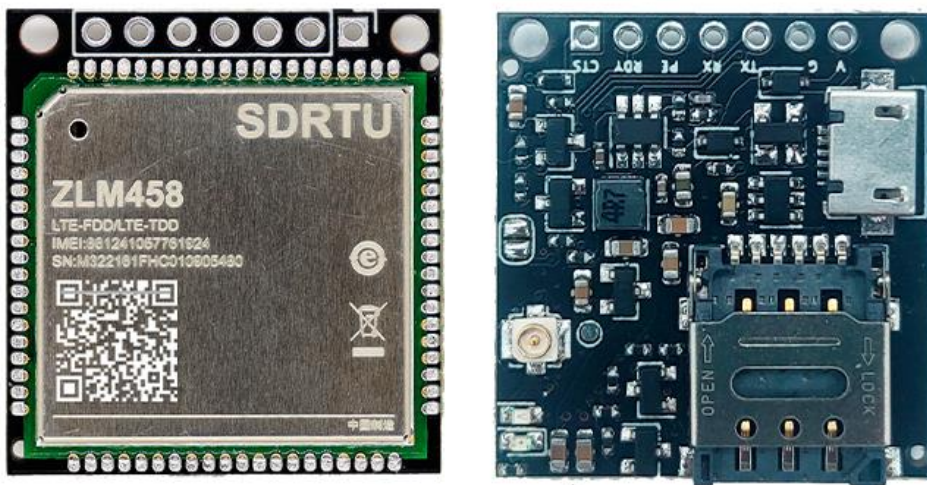


图3 核心板实物图

5 附录 A 原理图

5.1 原理图（仅供参考）

